

Procedimento per la generazione automatica di codice di calcolo parallelo



INVENTORI: Sandro Bartolini
Biagio Peccerillo

STATUS PATENT: depositato

N° PRIORITÀ: 102017000082213

DATA DI CONCESSIONE: -

L'invenzione

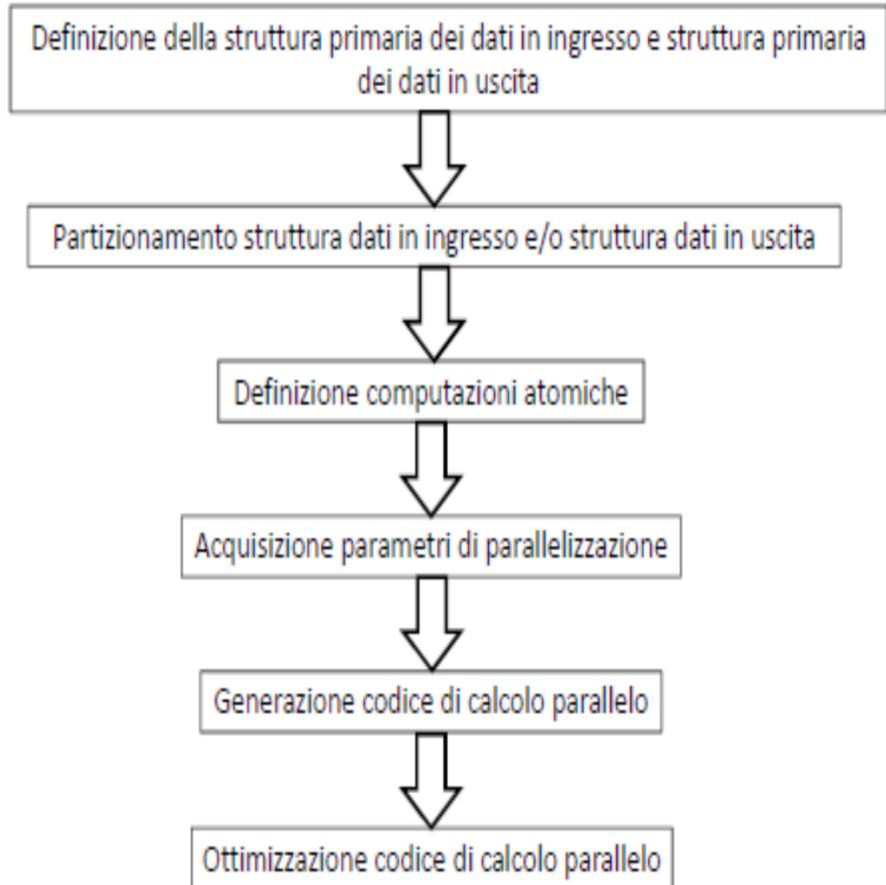
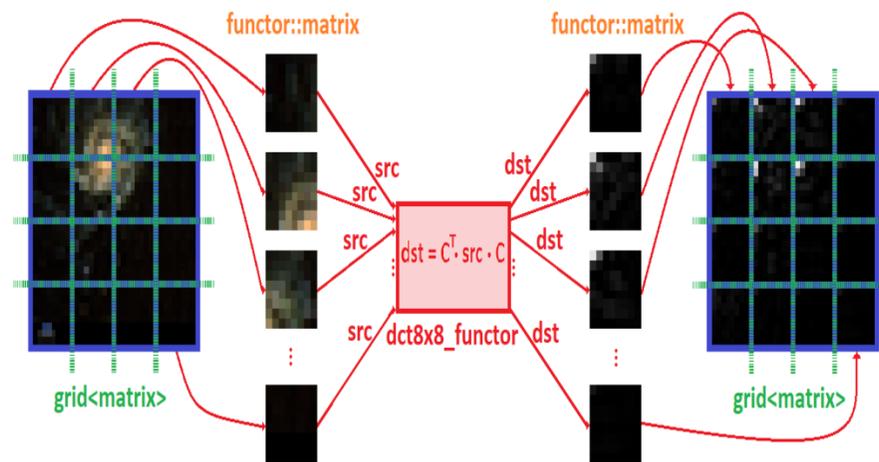


La presente invenzione mira a risolvere i problemi legati alla programmazione parallela multi-architettura. Questa utilizza un procedimento innovativo e automatico per la generazione di codice parallelo ad alto livello di astrazione eseguibile ad elevate prestazioni su elaboratori elettronici con architetture eterogenee multi-core o many-core o ibride. Tale codice viene generato automaticamente a partire da codice sviluppato secondo le strutture tipicamente utilizzate per la scrittura sequenziale.

L'utilizzo di tale procedimento riduce considerevolmente metriche oggettive generalmente adottate per la misura della complessità dei programmi e dello sforzo per scriverli. Infine, il procedimento permette di ottimizzare il codice parallelo generato in base all'architettura dell'elaboratore target, senza alterare il sorgente ma intervenendo su parametri ortogonali al codice applicativo.

I vantaggi più significativi comprendono: l'agevolazione del compito del programmatore, dal momento che il codice parallelo viene generato automaticamente; la considerevole riduzione delle metriche oggettive generalmente adottate per la misura della complessità dei programmi e dello sforzo per scriverli, quali lines of code, Halstead's mental discriminations e McCabe's total cyclomatic complexity; la sua facile applicabilità anche su macchine aventi architetture differenti; il disaccoppiamento della semantica applicativa dalla codifica parallela ad alte prestazioni del codice che viene eseguito da una architettura multi-core o many-core; la regolazione di parametri di parallelizzazione che permette di ottimizzare le prestazioni senza alterare il codice scritto dal programmatore.

Disegni e Immagini



Applicabilità Industriale



L'invenzione può trovare applicazione in diversi ambiti, quali impresa 4.0 e nello specifico in automotive (guida autonoma), ICT e fotonica, computer-vision, elaborazione big-data, modellazione di fenomeni fisici (meccanici, meteorologici, fluido-dinamica), grafica avanzata, elaborazione di contenuti multimediali, app, fabbrica intelligente (soluzioni robotiche) e videoludica.

Possibili Evoluzioni



Il gruppo di laboratorio è aperto a ulteriori progetti di maturazione tecnologica in qualunque settore d'applicazione, che sia d'interesse per aziende operanti nei medesimi ambiti.

A tal proposito, l'Università di Siena è disponibile a siglare specifici accordi di sviluppo, licenza od opzione per la valorizzazione diretta del titolo brevettuale in considerazione.

Per maggiori informazioni:



Ufficio di Trasferimento Tecnologico dell'Università degli Studi di Siena

Sede: via Banchi di Sotto 55, 53100 Siena ITALIA

Sito web: <https://www.unisi.it/>

E-mail: brevetti@unisi.it

Per maggiori informazioni:



Ufficio Regionale di Trasferimento Tecnologico

Sede: Via Luigi Carlo Farini, 8 50121 Firenze (FI)

E-mail: urtt@regione.toscana.it

